

(4) Japanese Patent Application Laid-Open No. 10-32251 (1998) "FORMING METHOD OF WIRING OF MULTILAYER WIRING SEMICONDUCTOR DEVICE"

The following is English translation of an extract from the above-identified document relevant to the present application.

This invention provides a new forming method of a metal wiring layer of a semiconductor device.

After the regio where metal wiring and contact hole are formed is restricted on a semiconductor substrate on which an insulating film is formed, an ohmic layer and barrier layer is sequentially formed on a result structure with the restricted metal wiring and contact hole regio. Electron cyclotron resonance etching and SiH_4 plasma treatment are continuously performed on the whole surface of the result where the barrier layer is formed, and after aluminum is deposited only inside the metal wiring regio and the contact hole regio by chemical vapor deposition (CVD) method, a material layer that exists on the surface of the insulating film is etched. As the surface of the sidewall of the metal wiring and contact hole regio are smoothened by ECR etching, and the nucleation and growth of aluminum occur evenly and rapidly, CVD aluminum can be grown only within the metal wiring regio and contact hole regio by SiH_4 plasma treatment.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-250497

(43) 公開日 平成8年(1996)9月27日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/3205			H 0 1 L 21/88	B
21/285			21/285	C
	3 0 1			3 0 1 L
21/3065			21/302	G
			21/88	R
審査請求 未請求 請求項の数11 O L (全 7 頁)				

(21) 出願番号 特願平8-42974

(22) 出願日 平成8年(1996)2月29日

(31) 優先権主張番号 1 9 9 5 P 4 3 8 1

(32) 優先日 1995年3月3日

(33) 優先権主張国 韓国 (K R)

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72) 発明者 朴 昌洙

大韓民国京畿道水原市八達区梅灘 1 洞167

-17番地宇宙タウン1棟101号

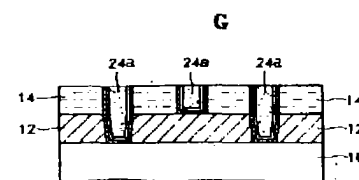
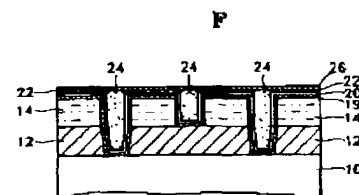
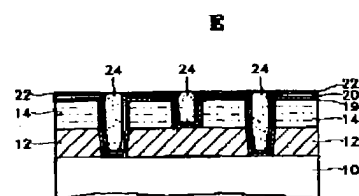
(74) 代理人 弁理士 服部 雅紀

(54) 【発明の名称】 半導体装置の金属配線層の形成方法

(57) 【要約】 (修正有)

【課題】 新規な半導体装置の金属配線層の形成法の提供。

【解決手段】 絶縁膜の形成された半導体基板上に金属配線及びコンタクトホール形成される部位を限定した後、限定された金属配線及びコンタクトホール領域を有する結果物構造上に順次にオーミック層及び障壁層を形成する。障壁層が形成された結果物の全面に電子サイクロトロン共鳴 (E C R) 食刻および SiH_4 プラズマ処理を連続に施し、化学気相蒸着 (C V D) 方法で金属配線部位及びコンタクトホール部位の内部にのみアルミニウムを蒸着したのち、絶縁膜の表面に存在する物質層を食刻する。E C R 食刻により金属配線及びコンタクトホール部位の側壁の表面を滑らかにすると共に、アルミニウムの核生成及び成長が均一で迅速に起こるようにし、 SiH_4 プラズマ処理により金属配線部位およびコンタクトホール部位の内部にのみ C V D アルミニウムを成長させる。



【特許請求の範囲】

【請求項 1】 絶縁膜の形成された半導体基板上に金属配線層を形成する方法において、

前記絶縁膜に金属配線及びコンタクトホール形成される部位を限定する段階と、

前記限定された金属配線及びコンタクトホール領域を有する結果物の構造上に順次にオーミック層及び障壁層を形成する段階と、

前記障壁層の形成された結果物の全面に電子サイクロトロン共鳴食刻および SiH_4 プラズマ処理を連続に施す段階と、

化学気相蒸着方法で前記金属配線部位及び前記コンタクトホール部位の内部にのみアルミニウムを蒸着する段階と、

前記絶縁膜の表面に存在する物質層を食刻する段階とを備えることを特徴とする半導体装置の金属配線層の形成方法。

【請求項 2】 前記障壁層を形成した後、前記障壁層上に他の障壁層を形成する段階を備えることを特徴とする請求項 1 記載の半導体装置の金属配線層の形成方法。

【請求項 3】 前記電子サイクロトロン共鳴食刻をアルゴンガス、水素ガスまたはアルゴンと水素との混合ガスのいずれか一つを使用して施すことを特徴とする請求項 1 記載の半導体装置の金属配線層の形成方法。

【請求項 4】 前記アルゴンガスを使用した電子サイクロトロン共鳴食刻は -70V のバイアス電圧及び 1000kW 、 2.4GHz のマイクロウェーブ電力を使用して 60 秒以内に施すことを特徴とする請求項 3 記載の半導体装置の金属配線層の形成方法。

【請求項 5】 前記 SiH_4 プラズマ処理は 350°C の基板温度および 100W の電力条件で施すことを特徴とする請求項 1 記載の半導体装置の金属配線層の形成方法。

【請求項 6】 前記アルミニウム蒸着段階は大気圧より低い圧力を使用する化学気相蒸着チャンバで施すことを特徴とする請求項 1 記載の半導体装置の金属配線層の形成方法。

【請求項 7】 前記化学気相蒸着チャンバで全体圧力を 1 torr 以下に保つことを特徴とする請求項 6 記載の半導体装置の金属配線層の形成方法。

【請求項 8】 前記アルミニウム蒸着段階は 350°C 以下の温度で施すことを特徴とする請求項 1 記載の半導体装置の金属配線層の形成方法。

【請求項 9】 絶縁膜の形成された半導体基板上に金属配線層を形成する方法において、

前記絶縁膜に金属配線及びコンタクトホール形成される部位を限定する段階と、

前記限定された結果物上に障壁層を形成する段階と、

前記障壁層の形成された結果物の全面に電子サイクロトロン共鳴食刻および SiH_4 プラズマ処理を連続に施す段階と、

化学気相蒸着方法で前記金属配線部位及び前記コンタクトホール部位の内部にのみアルミニウムを蒸着する段階と、

前記アルミニウムの蒸着された結果物上に物理蒸着方法で金属層を形成する段階と、

前記金属層の形成された結果物の全面に熱処理を施す段階と、

前記絶縁膜の表面に存在する物質層を食刻する段階とを備えることを特徴とする半導体装置の金属配線層の形成方法。

【請求項 10】 前記熱処理は、前記金属層を形成したのち、大気露出なしに連続に $450\sim 600^\circ\text{C}$ の温度で 10 分以下に施すことを特徴とする請求項 9 記載の半導体装置の金属配線層の形成方法。

【請求項 11】 前記金属層を構成する物質は、銅、チタン、パラジウムおよびタングステンよりなる群から選ばれたいずれか一つを使用することを特徴とする請求項 9 記載の半導体装置の金属配線層の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体装置の金属配線層の形成方法に係り、特に化学気相蒸着 (Chemical Vapor Deposition、以下「CVD」という。) アルミニウムを用いて金属コンタクトホールの埋没および金属配線層を同時に形成する半導体装置の金属配線層の形成方法に関する。

【0002】

【従来の技術】 半導体装置の配線構造が多層化するにつれて、横方向と同じ比率でコンタクトホールの縦方向の幾何学的なサイズを縮めることが困難になるため、アスペクト比は増えつつある。これにより、既存の金属配線層の形成方法を使用する場合、非平坦化、不良な段差塗布性、残留性金属短絡、低収率および信頼性の劣化などのような種々の問題が生ずるに至った。

【0003】 したがって、最近はこのような問題を解消するための新たな配線技術として金属コンタクトホールの埋没と金属配線層を同時に形成する、所謂「二重波状 (Dual Damascene)」技術を使用している。この二重波状技術ではブランケット CVD タングステン (W) を使用することが一般的である。図 1A～図 2E は従来の二重波状技術による半導体装置の金属配線層の形成方法を説明するための断面図である。

【0004】 図 1A を参照すると、所定の段差物 (図示せず) の形成されたシリコン基板 10 上に絶縁層 12 を形成した後、その上に層間絶縁膜 14 として酸化膜を所定の厚さに蒸着する。次いで、この結果物上に金属配線層を形成するための第 1 フォトリソパターン 16 を形成したのち、これをマスクとして使用して前記層間絶縁膜 14 を食刻する。

【0005】 図 1B を参照すると、前記第 1 フォトリソ

ストパターン16を取り除いた後、結果物上にコンタクトホールを形成するための第2フォトレジストパターン18を形成する。次いで、この第2フォトレジストパターン18をマスクとして使用して層間絶縁膜14及び絶縁層12を食刻する。図1Cを参照すると、前記第2フォトレジストパターン18を食刻した後、結果物上にチタン(Ti)及び窒化チタン(TiN)をスパッタリング方法又はCVD方法で順に蒸着してオーミック層(図示せず)及び障壁層20を形成する。

【0006】図2Dを参照すると、前記障壁層20の形成された結果物上にブランケットタングステンをCVD方法により蒸着してタングステン層21を形成する。図2Eを参照すると、前記層間絶縁膜14の上部のタングステン層21を化学機械ポリッシング(Chemical Mechanical Polishing、以下「CMP」という。)方法で食刻することにより、金属コンタクトホールをタングステんで埋没させると共にタングステン配線を形成する。

【0007】

【発明が解決しようとする課題】しかしながら、前述した従来の二重波状技術による金属配線層の形成方法によると、次のような問題が生じる。第一に、金属プラグとして使用されるタングステンの比抵抗がアルミニウムより高いため(アルミニウムの比抵抗は $2.7 \sim 3.3 \mu\Omega\text{cm}$ であり、タングステンの比抵抗は $5 \sim 6 \mu\Omega\text{cm}$ である)金属配線の形成速度が遅延するという問題を生ずる。

【0008】第二に、タングステンは円柱状構造で成長するので、コンタクトホールの内部に不整合による継ぎ目(seam)が形成される。したがって、後続くCMP工程を施す時、前記継ぎ目部位で食刻率が速くなり、Vの字形のバレー(valley)がタングステン配線の中心部に形成されるという問題を生ずる(図2D及び図2E参照)。

【0009】第三に、タングステンの硬度がアルミニウムの硬度より大きくて、前記タングステンを数千Åの厚さに蒸着するのでCMP方法で食刻する時、アルミニウムに比して工程の所要時間が長くなるという問題を生ずる。したがって、本発明の目的は前述した従来の方法の問題点を解決し得る半導体装置の金属配線層の形成方法を提供することにある。

【0010】

【課題を解決するための手段】前記目的を達成するために本発明は、絶縁膜の形成された半導体基板上に金属配線層を形成する方法において、前記絶縁膜に金属配線及びコンタクトホールの形成される部位を限定する段階と、前記限定された金属配線及びコンタクトホール領域を有する結果物の構造上に順次にオーミック層及び障壁層を形成する段階と、前記障壁層の形成された結果物の全面に電子サイクロトロン共鳴(Electron Cyclotron Resonance、以下「ECR」という。)食刻および SiH_4 プラズマ処理を連続に施す段階と、CVD方法で前記金

属配線部位及びコンタクトホール部位の内部にのみアルミニウムを蒸着する段階と、前記絶縁膜の表面に存在する物質層を食刻する段階とを備える。

【0011】前記障壁層を形成した後、前記障壁層上に他の障壁層を形成する段階をさらに備えることが望ましい。前記ECR食刻はアルゴン(Ar)ガス、水素(H_2)ガス又はアルゴンと水素との混合ガスのいずれか一つを使用して施すことができ、アルゴンガスを使用したECR食刻は -70V のバイアス電圧および 2.4GHz 、 1000kW のマイクロウェーブ電力を使用して60秒以内に施すことが望ましい。前記 SiH_4 プラズマ処理は 350°C の基板温度及び 100W の電力条件で施すことが望ましい。

【0012】前記アルミニウム蒸着段階は大気圧より低い圧力を使用する化学気相蒸着チャンバで施し、前記チャンバの全体圧力を 1torr 以下に保つことが望ましい。前記アルミニウム蒸着段階は 350°C 以下の温度で施すことが望ましい。また、前記目的を達成するために本発明は、絶縁膜の形成された半導体基板上に金属配線層を形成する方法において、前記絶縁膜に金属配線及びコンタクトホールの形成される部位を限定する段階と、前記限定された結果物上に障壁層を形成する段階と、前記障壁層の形成された結果物の全面にECR食刻および SiH_4 プラズマ処理を連続に施す段階と、CVD方法で前記金属配線部位及びコンタクトホール部位の内部にのみアルミニウムを蒸着する段階と、前記アルミニウムの蒸着された結果物上に物理蒸着方法で金属層を形成する段階と、前記金属層の形成された結果物の全面に熱処理を施す段階と、前記絶縁膜の表面に存在する物質層を食刻する段階とを備える。

【0013】前記熱処理は、前記金属層を形成したのち、大気露出なしに連続に $450 \sim 600^\circ\text{C}$ の温度で10分以下に施すことが望ましい。前記金属層を構成する物質として、銅(Cu)、チタン(Ti)、パラジウム(Pd)およびタングステン(W)よりなる群から選ばれたいずれか一つを使用することが望ましい。

【0014】

【発明の実施の形態】以下、添付した図面に基づき本発明を詳細に説明する。図3A～図4Gは本発明による半導体装置の金属配線層の形成方法を説明するための断面図である。図3Aは層間絶縁膜14の形成及び金属配線部位を限定する段階を示す。所定の段差構造物(図示せず)の形成されたシリコン基板10上に絶縁物質、例えば酸化物を蒸着して絶縁層12を形成する。その後、前記結果物を平坦化させるために絶縁物質、例えば酸化物を厚く蒸着して層間絶縁膜14を形成する。次いで、前記層間絶縁膜14上にフォトレジストを塗布し、これを露光及び現像して金属配線層を形成するための第1フォトレジストパターン16を形成する。次に、前記第1フォトレジストパターン16をマスクとして使用して前記

層間絶縁膜14を食刻することにより金属配線部位を限定する。

【0015】図3Bはコンタクトホール部位を限定する段階を示す。前記第1フォトリソパターン16を取り除いた後、結果物上に再びフォトリソを塗布し、これを露光及び現像してコンタクトホールを形成するための第2フォトリソパターン18を形成する。次いで、前記第2フォトリソパターン18をマスクとして使用して層間絶縁膜14及び絶縁層12を食刻することにより、コンタクトホール部位を限定する。

【0016】図3Cは障壁層20を形成する段階を示す。前記第2フォトリソパターン18を取り除いた後、前記限定された金属配線部位及びコンタクトホール部位を、例えば硫酸(H_2SO_4)及び希釈されたHF溶液で洗浄して前記部位の底面のシリコン基板上に存在する有機物及び自然酸化膜を取り除く。次いで、前記結果物上にチタン(Ti)及び窒化チタン(TiN)をスパッタリング方法又はCVD方法で順に蒸着することにより、コンタクト抵抗を軽減するためのオーミック層19及び後続く工程で形成されるプラグとシリコン基板との界面における相互拡散を防止するための障壁層20を形成する。次に、前記結果物を炉で熱処理してTiOxNy形態の強化した障壁層を形成する。

【0017】図3DはECR食刻及び SiH_4 プラズマ処理を施す段階を示す。高真空の保たれたスパッタリングチャンバ又はCVDチャンバで薄膜の窒化チタンよりな

* る障壁層を追加に蒸着したのち、前記結果物を直進性の優れたアルゴン、水素又はアルゴンと水素との混合ガスよりなるECRプラズマで食刻することにより、金属配線部位及びコンタクトホール部位の側壁に存在する障壁層20の表面を滑らかにすると共に、チタンリーチ(Ti-rich)窒化チタン膜20を形成する。この際、前記ECR食刻をアルゴンガスをを用いて施す場合、バイアス電圧70V、周波数2.45 GHzおよび電力1000kWのマイクロウェーブ電力条件で60秒以下に食刻を施す。

10 【0018】一般に、窒化チタン層上にCVDアルミニウムを蒸着する場合、チタンは触媒的機能を有しているが、前記窒化チタン層の表面全体に核生成のためのチタンが均一に存しないので、極めて粗い表面のCVDアルミニウムが成長するようになる。即ち、窒化チタン層の表面に存在するチタンによりCVDアルミニウムが急速に成長しその表面が粗くなるので、成長が不均一になって金属配線部位及びコンタクトホール部位内にボイド(void)が形成され得る。したがって、本発明では直進性の優れたECR食刻処理で金属配線部位及びコンタクトホール部位の側壁を滑らかにすると共に、その表面をチタンの充分な状態にすることにより、前記側壁全体で均一に核生成を起こらせることができる。次の表ECR食刻の前後にXPSを用いて分析した窒化チタン層の表面の組成を示す。

【0019】

* 【表1】

項目	原子%		原子比率
	Ti	N	Ti:N
TiN種類			
TiN蒸着後	44.6	46	0.97:1
アルゴンECR食刻後	49.2	40.8	1.21:1

【0020】前記表を参照すれば、窒化チタンの蒸着後、アルゴンECR食刻を施すことにより、窒化チタン層の表面でチタンの量が相対的に増えることがわかる。次いで、前記ECR食刻を施したのち、結果物を大気露出なしに連続に SiH_4 プラズマに数十秒間露出させる。この際、シリコン基板の位置するサセプタ(susceptor)の温度を350℃で加熱し、100Wの電力をかける。前記 SiH_4 プラズマは露出される面積が比較的広い表面にのみ接触され、比較的狭い領域、即ち金属配線部位及びコンタクトホール部位の側壁及び底面には接触されないで、前記金属配線部位及びコンタクトホール部位を除いた障壁層20上に薄膜のシリコン層22が形成される。

【0021】図4EはCVDアルミニウムプラグ24を形成する段階を示す。前記 SiH_4 プラズマ処理の完了された結果物を、高真空状態の保たれたCVDアルミニウム蒸着チャンバに入れ込んだ後、320℃以下の温度で数分以下にアルミニウムソース気体、例えばジメチルア

ルミニウムヒドライド(Dimethyl Aluminium Hydride; DMAH)又は5%のトリメチルアルミニウム(Trimethyl Aluminum; TMA)を含有するDMAHを運搬気体である水素(H_2)と共に流す。その結果、前記 SiH_4 プラズマの接触しない金属配線部位及びコンタクトホール部位の側壁及び底面上にアルミニウムが成長するようになり、前記金属配線部位及びコンタクトホール部あ内部にのみCVDアルミニウムプラグ24が形成される。

40

【0022】図4Fは金属層26を形成する段階を示す。具体的に、金属配線のみ存在する場合にも金属配線部位の側壁を障壁層20が取り囲んでいるので、シリコンや銅(Cu)をドーピングすることなく、純粋なアルミニウムだけで金属配線を形成しても優秀な信頼性を確保し得る。しかしながら、必要ならば前記CVDアルミニウムプラグ24の形成された結果物を大気露出なしに、スパッタチャンバに移動させて100Åの厚さ以下の銅薄膜を蒸着し、450℃で5分以下に高温熱処理を加えてCVDアルミニウム内に銅及び周囲のシリコンを

50

拡散させることにより、Al-Si-Cu合金のプラグ 24aを形成することができる。

【0023】図4Gは前記層間絶縁膜14上に存在する物質層、即ちSiH₄プラズマ処理により形成された薄膜のシリコン層22、金属層26及び障壁層20の一部分をCMP方法で取り除く段階を示す。図5A～図5Dはそれぞれ、窒化チタン(TiN)の処理方法及び下地膜による化学気相蒸着(CVD)アルミニウムの蒸着特性を示すグラフである。図5Aは窒化チタンを蒸着した場合を、図5Bは前記蒸着炉で450℃で30分間の熱処理を行った場合を、図5Cは前記熱処理後、350℃で30秒間100WでSiH₄プラズマ処理を行った場合を、図5Dは(111)方向の単結晶シリコン層の場合を示す。

【0024】前記図5A～図5Dからわかるように、CVDアルミニウムの蒸着温度を240℃から320℃に増やすと、窒化チタン層上では温度に係わらず、CVDアルミニウムが成長する反面(図5A及び図5B参照)、単結晶シリコン層上では一定温度以上でのみCVDアルミニウムの成長が観察された(図5D参照)。しかしながら、SiH₄プラズマ処理を行った場合には、320℃までCVDアルミニウムが蒸着されなかったが、その以上の温度では小粒子状のアルミニウムの成長が見だされた(図5C参照)。

【0025】

【発明の効果】以上前述したように、本発明による半導体装置の金属配線層の形成方法によると、ECR食刻の表面処理を施して金属配線部位及びコンタクトホール部位の側壁表面を滑らかにすると共に、アルミニウムの核生成及び成長が均一で迅速に起こるようにしたのち、SiH₄プラズマ処理を施して金属配線部位及びコンタクトホール部位を除いた残り領域上でアルミニウムが成長

されないようにする。したがって、ボイドの発生しない金属配線層を形成することができる。

【0026】また、通常的に金属を選択的に蒸着するためには下地膜の相異なる場合にのみ可能なので、従来の二重波状技術による金属配線層の形成方法によれば、窒化チタン障壁層がウェーハの全面に蒸着されている状態で金属配線部位及びコンタクトホール部位にのみ選択的にタングステンプラグを形成することができない。さらに、本発明によると、前記図3Cから4Fまでの工程段階をCVD及びスパッタリング設備と共にモジュール化しているクラスタ(cluster)形態の設備で連続に行えるので(前記設備は現在一般的に普及されている)、1段階または2段階程度の単純な工程でスループットの遅れなしに工程を行うことができる。

【0027】本発明は前記の実施例に限定されず、多くの変形が本発明の技術的思想内で当分野での通常の知識を持つ者により可能なことは明白である。

【図面の簡単な説明】

【図1】(A)～(C)は従来の方法による半導体装置の金属配線層の形成方法を説明するための断面図である。

【図2】(D)及び(E)は従来の方法による半導体装置の金属配線層の形成方法を説明するための断面図である。

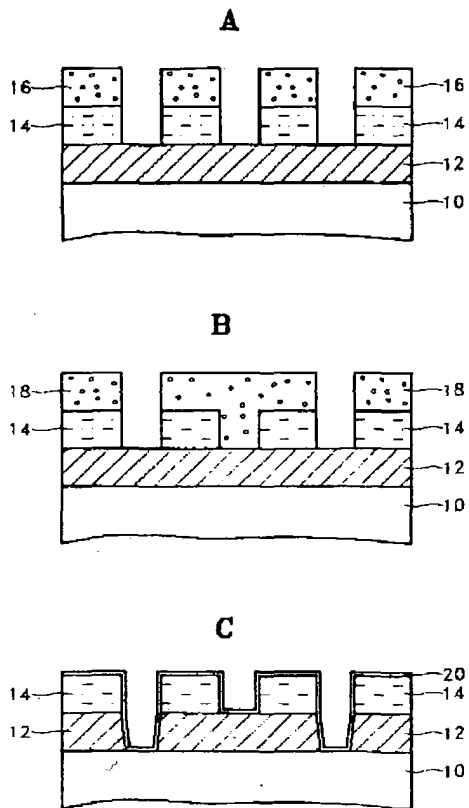
【図3】(A)～(D)は本発明による半導体装置の金属配線層の形成方法を説明するための断面図である。

【図4】(E)～(G)は本発明による半導体装置の金属配線層の形成方法を説明するための断面図である。

【図5】(A)～(D)はそれぞれ、窒化チタン(TiN)の処理方法および下地膜による化学気相蒸着(CVD)アルミニウムの蒸着特性を示すグラフである。

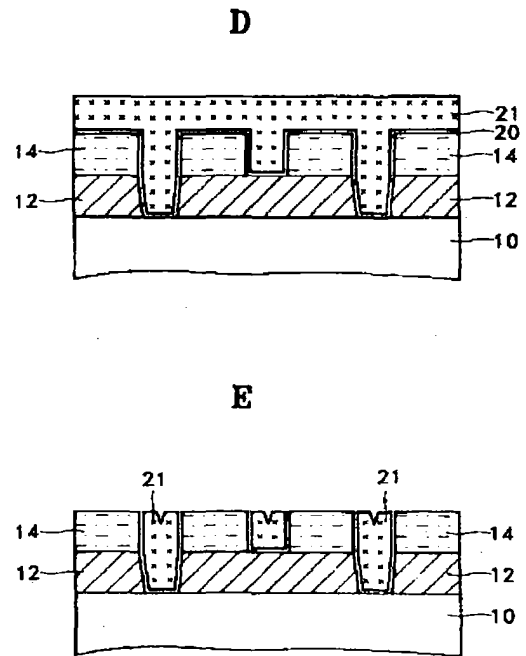
【図1】

(従来の技術)

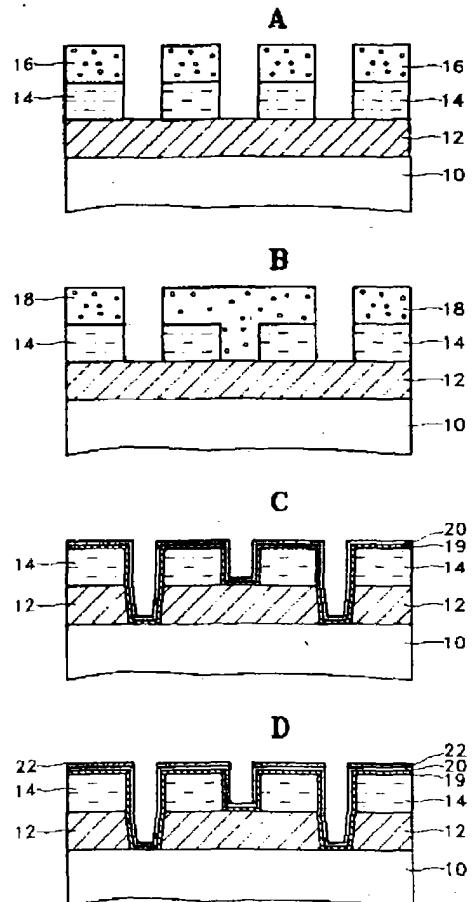


【図2】

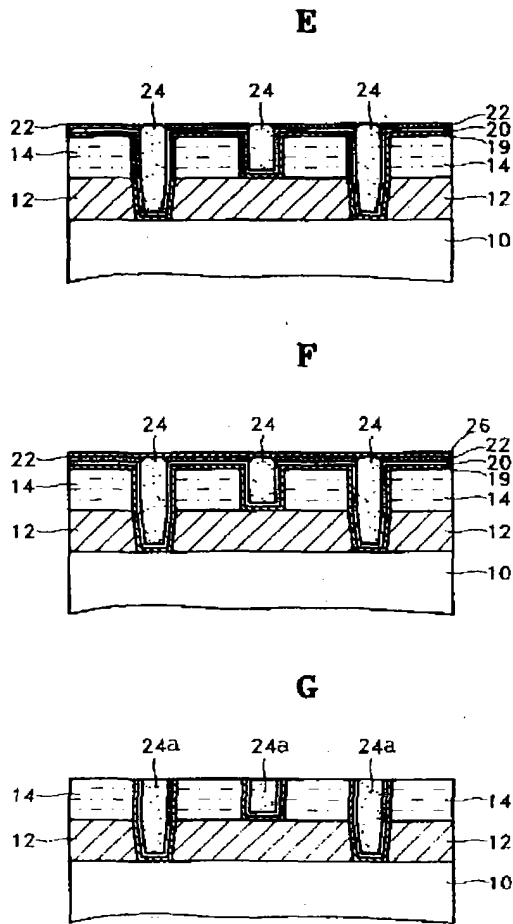
(従来の技術)



【図3】



【図4】



【図5】

